

基于D类数字功放的电路优化设计与分析

郭 婧 罗 洁

(中国电子科技集团公司第二十九研究所 四川 成都 610036)

【摘 要】本文主要简单介绍了数字功放的原理和 TDA8902J 数字功放的特点,阐述了优化数字功放实用电路设计的必要性,通过对 TDA8902J 数字功放实用电路的设计思路进行分析,来探讨 TDA8902J 数字功放实用电路的优化设计措施,以加强对数字功放实用电路的研究,旨在优化传统的数字功放电路设计结构,采取有效措施来提升数字功放实用电路设计水平,使之具有较高的抗干扰能力,保障数字功放电路的实用效果,为人们提供更好的声音服务。

【关键词】数字功放;实用电路;设计;有效措施

前言

近年来,随着社会经济的高速发展,数字功率领域也随之蓬勃发展,取得了不错的成就,受到人们的广泛关注。在当下,数字功率实用电路设计已经成为重要研究话题之一,为充分发挥数字功放的特点,替代传统功放的应用,需加强对数字功放实用电路设计的优化,以确保数字信号在传输过程中不会出现延迟、失真等状况,给人们带来更通透、更接近真实的声音,提高人们的听感。

1. 数字功放的原理和 TDA8902J 数字功放的特点

1.1、数字功放原理

数字功放属于 D 类放大,其不同于模拟功放,在功放管工作状态上有所不同。传统的模拟放大器主要分为甲类、乙类、甲乙类和丙类,其中甲类放大主要应用于小信号放大中,需偏置放大器件,放大输出的最大幅度需保持在偏置范围之内,这种放大器的应用效率较低,理论上最高可达百分之五十。乙类放大则无需偏置,主要依赖于信号自身,理想状态下,其效率可达到百分之七十八点五,但在实际应用过程中,为了避免小信号出现失真状况,在安设乙类放大器的时候同样会稍微偏置一些,也就出现了甲乙类模拟放大器,其效率也要随之下降。丙类放大器的效率比较高,但是电路处理较为复杂,容易出现波形失真,以致于其音质无法保障,基本不用于音频放大中。

D 类功放放大的是 PWM、PDM 音频数字信号,在脉冲过程中声音信息埋藏其中。在对正信号进行 PWM 调制的时候,当信号幅度越高的时候,脉冲宽度也会随之增款。低通滤波器则是 LC 积分电路中

的重要环节,当正脉冲幅度越宽的时候,积分时间也就随之增长。通常而言,数字功放主要是利用脉冲密度,来表示信号大小,当脉冲密度较大的时候,电压也就比较高,反之电压则比较低。

获取数字音频编码的方式有两种:一种是通过模数变换模拟音频信号,来生成 PWM 数字音频,或是 PDM 数字音频;另一种则是采用数字信号处理技术来处理其他编码的数字音频,将其转换为 PWM 码,再利用此音频信号来控制晶体管的工作状态。数字功放原理如图 1。通常情况,大电流的开关型 MOSFET 功率管只需要小信号就能控制,其可输出大功率数字音频信号,电源电压的高低,决定了输出电压的高低,输出电流则受电路形式的影响。功率管的应用已经较为普遍,其所使用的材料较为方便,具有较好的开关特性,无线性要求,从成本上来说相对低一些,虽然也存在电能损失状况,但总效率比较高。

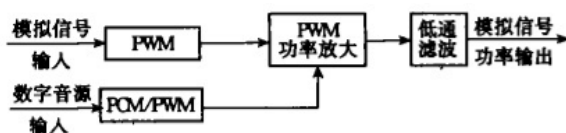


图 1 数字功放原理框图

数字功放的优势在于其具有较高的效率,管材料损耗铝较低,其散热结构简单,电路小,能够被笔记本电脑、声卡等使用,可直接连接普通音箱,使用上比较便捷。而且其可以直接放大数字音频,将数字信号转换为 PWM 码,直接放大,保证了音质,降低了成本。

1.2 TDA8902J 数字功放的特点

数字功放和 DC—DC 开关型逆变电路类似。输

入的音频模拟信号经过 PWM 电路调制处理后, 形成占空比同输入信号成一定比例的脉冲链, 经过开关电路放大后, 由低通滤波器滤除高频成分, 还原出已放大的输入信号波形, 由扬声器放音。由于数字功放的体积比较小, 能够低, 其迎来了较好的发展空间, TDA8902J 数字功放由飞利浦公司产生, 是立体声数字功放, 具有较高的整合度, 外围电路较为简单, 运行效率比较高, 整体音质较好。TDA8902J 数字功放能够脉宽调制 PWM 音频数字信号, 其可以通过直接生成 PWM, 或是将其他数字音频进行处理, 转换为 PWM 的方式来获取音频信息。它的主要技术指标: 电源 $\pm 10V \sim \pm 40V$, 典型工作电压为 $\pm 25V$; 静态电流约 35mA; 当电源电压为 $\pm 25V$, 负载为 8Ω 时, 输出功率 $2 \times 30W$; 当电源电压为 $\pm 30V$ 时, 可输出 $2 \times 50W$; 信号频率 f 为 1kHz、输出 1W 时, 失真为 0.1%, 总谐波失真为 0.2%; 电压增益为 30dB; 开关频率为 500kHz。它很适合用于高级音响设备中作功放。

2. 优化数字功放实用电路设计的必要性

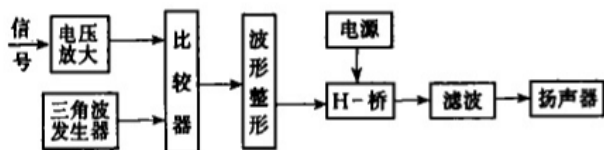
优化数字功放实用电路设计十分有必要, 这是因为传统的数字功放电路设计会影响功放的音质效果。数字功放的基本电路是早已存在的 D 类放大器, 其采用的是脉宽调制方式, 这种设计方式虽然能够取得较高的运行效率, 但是却难以保障数字功放的音质, 致使这一现象的原因主要在于: 一是在采用脉宽调制方式的时候, 振荡器产生的三角波, 幅度、频率不具备稳定性, 很容易发生变形、扭曲, 以致于在调制信号的时候, 难以保证脉宽变化的真实反映, 所获取的信号信息可能存在错误, 会产生噪音; 二是比较器输出的脉冲, 未能达到理想状态, 高电平、低电平之间的转换, 需要太长的时间, H 桥输出波形, 容易失真, 以致于音质过于生硬; 三是高频率 MOSFET 功率管的饱和状态、截止工作状态, 在进行相互转换的时候, 速度较慢, 容易引发制作因素而致使音质出现问题。为优化数字功放的音质设计, 应当优化其实用电路设计, 如此才能推动数字功放的可持续发展。

3. TDA8902J 数字功放实用电路设计思路

3.1 TDA8902J 数字功放实用电路系统构成

TDA8902J 数字功放实用电路通过电源开关来进行供电, 通过 PWM 信号宽度变化, 来调制数字功放中的音频信号全部信息。功率管有两种工作状态, 一种是饱和状态, 另一种则是截止状态, 为了使数字声源直接输出的脉冲编码, 调制 PCM 输入, 数字

功放中还应当设置 PCM-PWM 转换装置, 以便于使两种不同的脉冲编程调制能够得到有效转换。当数字功放中输入的模拟信号, 在受到音频电压放大处理好, 可将其和固定频率的三角波进行比较, 实施脉宽调制, 利用三角波发生器输出宽度被调制的高电平或是低电平, 其经由波形整形后得到 PWH 信号, 可控制 H-桥来驱动扬声器发出声音。



3.2 TDA8902J 数字功放电原理图设计

在进行 TDA8902J 数字功放实用电路设计的时候, 需要先科学设计数字功放的电原理图, 可严格按照相关要求, 基于数字功放原理来进行有效的设计。在确定振荡频率定时元件的时候, 可根据公式来进行计算, 基于参数表来进行取值, 一般最佳值为三百千赫兹。在进行反馈电路接地电容设计的时候, 需要确定反馈电阻, 优化设计一阶低通反馈电路, 提高电路的过压保护水平, 在其出现过流和过热的时候, 对电路进行有效保护, 从而保障数字功放电流运行的安全性。除此之外, 数字功放实用电路还要具备静音、待机等功能。可痛哟外部控制信号, 关闭内部振荡器的方式来实现这一功能, 当信号被切断的时候, 数字功放电路中的电源电流便会呈现出不同的电压, 转换成不同的工作状态。

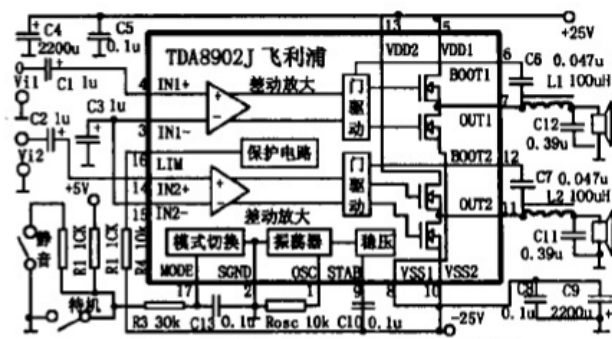


图 3 TDA8902J 原理图

3.3 TDA8902J 数字功放关键元件的优化选择

在进行 TDA8902J 数字功放实用电路设计的时候, 应当科学选择关键元件。可优选钽电解电容, 将其作为信号输入端的耦合电容和旁路电容。钽电解电容中的寄生电感较小, 相较于一般铝电解电容来说, 其能够根据不同的频率信号, 产生不同的相移, 在音质上有所区别。电源去耦电容, 能够减少因负

载变化因素影响所产生的噪声,大容量电解电容效果更佳。可选择低感抗型电容来作为数字功放的高频去耦电容,使用金属膜电阻,其具有较好的精密性和稳定性。

4.TDA8902J 数字功放实用电路的优化设计措施

4.1 优化电源电路设计

在进行 TDA8902J 数字功放实用电路设计的时候,需要优化电源电路设计。直流电源回路中,会产生一定的负载,当负载发生变化的时候,电源便会产生噪声。TDA8902J 数字功放电路,在进行不同状态的转换时,电源线会产生较大的尖峰电流,出现瞬变噪声电压,其能够解决负载变化产生的噪声问题。在进行安装的时候,要做好管脚焊接工作,需紧靠 IC,控制好电容引线的长度,不可超出规定的长度范围。选择电源变压器的时候,则要优先选择敷设较小,具有较强负载能力的变压器,做好安装工作,注意安装方向,如若存在较大的干扰,则要进行有效的屏蔽。

4.2 优化地线设计

在进行 TDA8902J 数字功放实用电路设计时,需要注意减少数字功放的干扰因素,接地设计是其中一项重要手段。指的是将数字功放实用电路和大地连接,并结合屏蔽方式,来减少信号传输中的干扰,以保证信号的顺利传输,获取较好的音质。TDA8902J 数字功放的地线结构主要分为四种,一种是数字地,一种是模拟地,一种是系统地,另一种则是机壳地。在优化地线设计的时候,应当注意以下几点:第一,在接地设计的时候,应当根据数字功放的电路设计的实际情况和实用需求,来选择正确的接地方式,常见的有两种方式,一种是多点接地,另一种是单点接地,不同的情况下所实施的接地设计方式有所不同。例如,如若在设计数字功放低频模拟部分的接地时,由于其工作频率不高,布线、器件间不会产生较大的电感影响,接地电路形成的环路反而会产生较大的干扰,因此可采取单点接地设计方式;如若是进行数字部分的接地设计,则可以选择多点接地设计方式,因为此部分的工作频率比极高,存在较大的地线阻抗,需要通过多点接地来降低其地线阻抗;第二,在进行数字功放接地设计的时候,需要分开数字地、模拟地,高速数字电路和有线性模拟电路的接地设计要分开,不可混淆两者的地线,将两者与不同的电源端地线连接;第三,要加粗接地线。在设计数字功放接地的时候,如若

接地线比较细,那么当电流发生变化的时候,接地电位也可能随之发生变化,以致于数字功放电路信号电平出现不平稳状态,影响了数字功放的抗噪声能力,加粗接地线则能够有效避免上述问题。

4.3 优化设计数字功放电磁兼容性

数字功放电路设计中既包含了变压器的使用,也存在着高频电路,这就致使其很容易收到电磁干扰,需要通过电磁兼容性设计,来减少外界各因素对数字功放的干扰,降低数字功放对其他电子设备的电磁干扰,可从以下几个方面着手:一是在进行数字功放电磁兼容性设计的时候,可根据实际情况和要求,确定导线的宽度,应当具有一定的合理性。在印制电路上,瞬变电流容易受电感成分的影响而产生冲击干扰,基于此,为避免这一状况的发生,应当减少印制导线的电感量,选择适宜的导线来减少印制干扰;二是在设计数字功放电磁兼容性时,需要优化布线措施。平行走线是较为常见的布线方式之一,其优势在于能够减少导线电感,但不足之处在于会增加导线和导线之间的分布电容。设计布线的时候需尽量控制好其平行走线的长度,不宜过长,否则会致使印制板导线间出现串扰现象,线和线之间要保持一定的距离,信号线、地线、电源线要分隔开,不可出现交叉的状况。与此同时,印制导线要具有连续性,保持导线宽度的一致,不可采用环状走线方式;三是在设计数字功放电磁兼容性的时候,要尽量避免功放电路印制电路终端出现反射干扰,所使用的印制线长度要短,可根据传输线、电源的实际情况,于其末端增设匹配电阻,阻值要保持一致。一般情况下,如若数字功放电路的印制线路长度超过了十厘米,那么需要实施终端匹配法。

5. 结束语

总而言之,应当加强对数字功放的研究,优化数字功放电路设计,以充分发挥数字功放的作用,提高数字功放的市场占有率,促进数字功放的快速发展。

参考文献:

- [1]孙国营.基于数字功放的轨道电路发送器设计[J].铁路通信信号工程技术,2018:19-22,35.
- [2]张璐雅;阮景;.数字电路实验课程的设计研究[J].集成电路应用,2019:42-43.
- [3]杨红,李生明.多功能数字电路实验仪的设计与实现分析[J].电子世界,2018:58-59.
- [4]潘元忠.高速数字电路设计技术的应用研究[J].数字技术与应用,2017.